

特性描述

TM1923 是具有内控同步功能的三通道LED固定 18mA恒流驱动IC, 信号输入断开后实现同步固定七彩花样变化, 可防止芯片损坏导致的后续级联芯片不工作。同时适合制作全内控灯条, 无需控制器。芯片内部集成有MCU固化程序和单线数字接口、数据锁存器、LED恒流驱动等电路。VDD引脚内部集成 5V稳压管, 外围器件少。适用于护栏管、点光源等LED装饰类产品。本产品性能优良, 质量可靠。

功能特点

- 采用功率CMOS工艺
- OUT输出端口耐压 24V
- VDD内置 5V稳压管, 串接电阻后电压支持 6~24V
- 固定恒流输出 18mA
- PWM辉度控制电路, 256 级辉度可调
- 精确的电流输出值
 - (通道与通道) 最大误差: $\pm 3\%$
 - (芯片与芯片) 最大误差: $\pm 5\%$
- 单线串行级联接口
- 振荡方式: 内置RC振荡并根据数据线上信号进行时钟同步, 在接收完本单元的数据后能自动将后续数据再生并通过数据输出端发送至下级, 信号不随级联变远而出现失真或衰减
- 内置上电复位电路, 上电复位后所有寄存器初始化为零
- 外控模式数据传输速率 800KHz
- 内控模式数据传输速率 500KHz
- 内控模式芯片发送数据 2048 点
- 封装形式: SOP8

内部结构框图

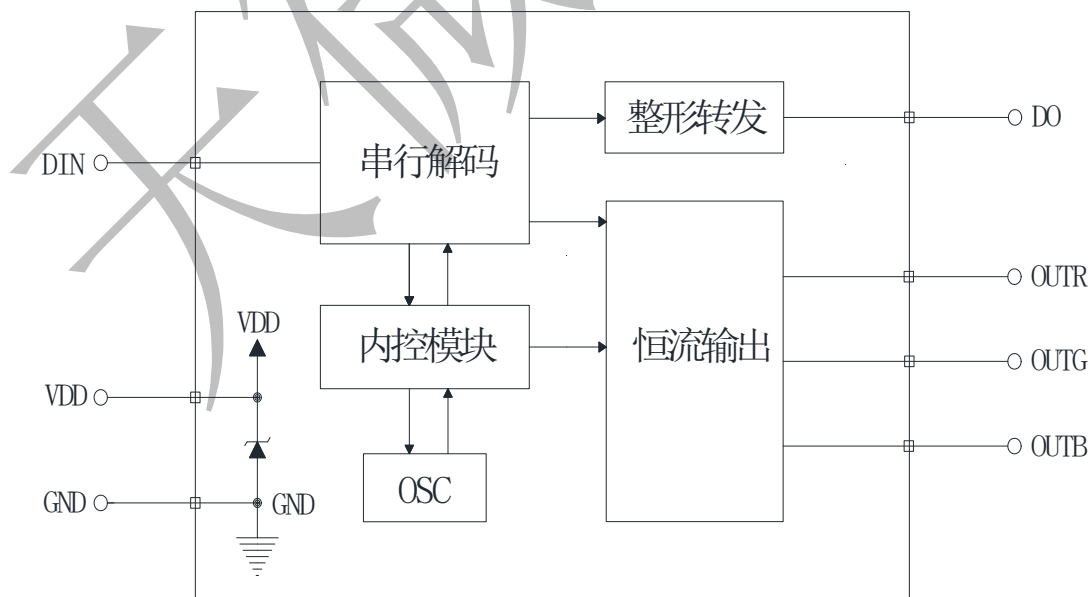


图 1

管脚排列

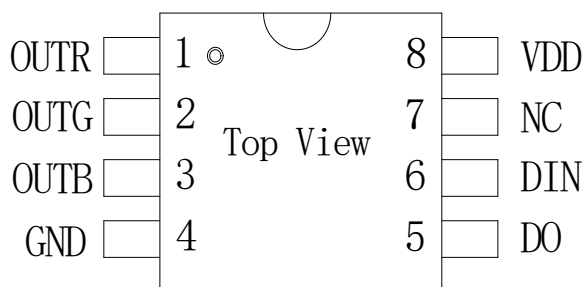


图 2

管脚功能

引脚名称	引脚序号	I/O	功能说明
DIN	6	I	数据输入
DO	5	O	数据输出
NC	7	--	空脚，无电气连接
OUTR	1	O	N管开漏，恒流输出
OUTG	2	O	N管开漏，恒流输出
OUTB	3	O	N管开漏，恒流输出
VDD	8	--	电源正极
GND	4	--	电源地

输入输出等效电路

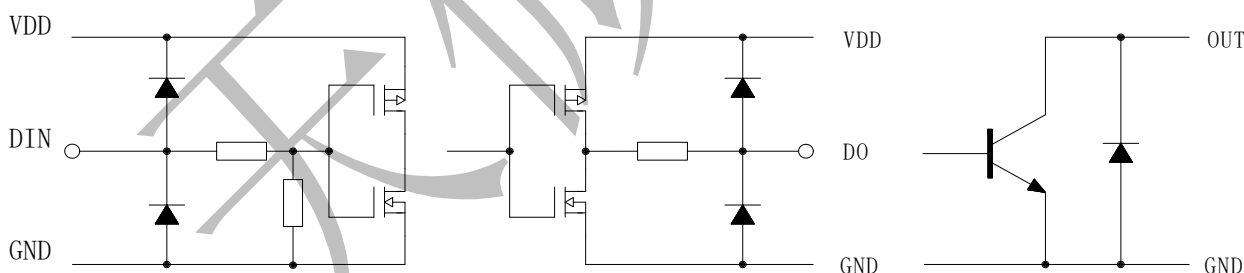


图 3



集成电路系静电敏感器件，在干燥季节或者干燥环境使用容易产生大量静电，静电放电可能会损坏集成电路，天微电子建议采取一切适当的集成电路预防处理措施，不正当的操作和焊接，可能会造成 ESD 损坏或者性能下降，芯片无法正常工作。

极限参数

参数名称	参数符号	极限值	单 位
逻辑电源电压	VDD	-0.4~+7.0	V
DIN 端口电压	Vin	-0.4~VDD+0.7	V
OUT 端口电压	Vout	-0.4~+32.0	V
工作温度范围	Topr	-40~+85	°C
储存温度范围	Tstg	-50~+150	°C
静电 ESD	人体模式 (HBM)	3000	V
	机器模式 (MM)	300	V

(1) 以上表中这些等级, 芯片在长时间使用条件下, 可能造成器件永久性伤害, 降低器件的可靠性。我们不建议在其它任何条件下, 芯片超过这些极限参数工作;

(2) 所有电压值均相对于系统地测试。

推荐工作条件

在-40~+85°C下测试, 除非另有说明			TM1923			单位
参数名称	参数符号	测试条件	最小值	典型值	最大值	
电源电压	VDD		4.5	5.0	6.5	V
DIN 端口电压	Vin	VDD=5V, DIN 串接 1KΩ电阻			VDD+0.4	V
DO 端口电压	Vdo	VDD=5V, DO 串接 1KΩ电阻			VDD+0.4	V
OUT 端口电压	Vout	OUT=OFF			24.0	V

电气特性

在 VDD=4.5~5.5V 及工作温度-40~+85°C下测试, 除非另有说明			TM1923			单位
参数名称	参数符号	测试条件	最小值	典型值	最大值	
高电平输出电压	Voh	Ioh=3mA	VDD-0.5			V
低电平输出电压	Vol	Iol=10mA			0.4	V
高电平输入电压	Vih	VDD=5.0V	0.7*VDD		VDD	V
低电平输入电压	Vil	VDD=5.0V	0		0.3*VDD	V
高电平输出电流	Ioh	VDD=5.0V, Vdo=4.9V		1		mA
低电平输出电流	Iol	VDD=5.0V, Vdo=0.4V		10		mA
静态电流	IDD	VDD=4.5V, GND=0V, 其他端口悬空	1	1.65	2.3	mA
OUT 输出恒定电流	Iout	OUTR, OUTG, OUTB=ON, Vout=3.0V	17.1	18	18.9	mA
OUT 输出漏电流	Iolk	OUTR, OUTG, OUTB=OFF, Vout=24.0V			0.5	μA
通道间恒流误差	ΔIolc0	OUTR, OUTG, OUTB=ON, Vout=3.0V			±3	%
芯片间恒流误差	ΔIolc1	OUTR, OUTG, OUTB=ON, Vout=3.0V			±5	%
消耗功率	Pd	Ta=25°C			250	mW

开关特性

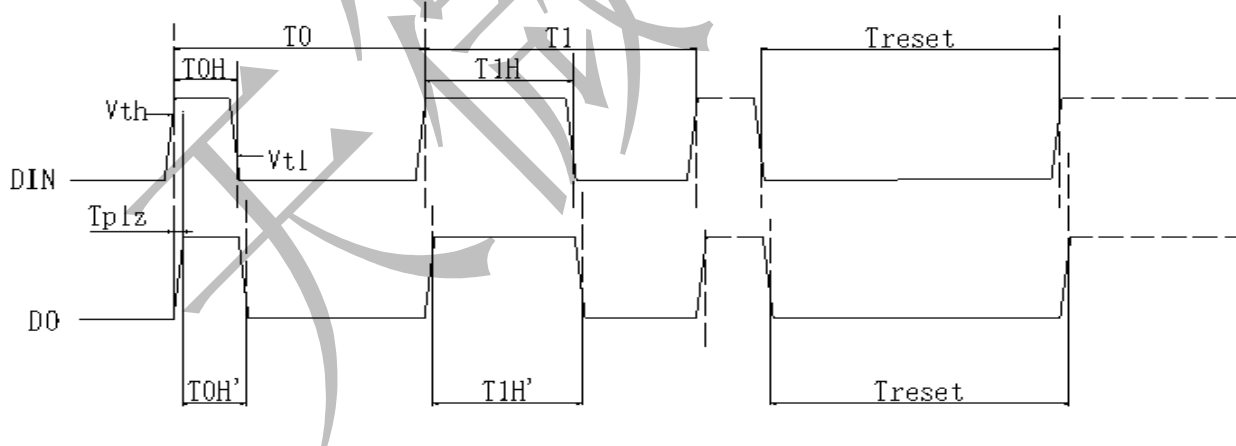
在VDD=4.5~5.5V及工作温度-40~+85℃下测试，典型值 VDD=5.0V，TA=+25℃，除非另有说明			TM1923			单位
参数名称	参数符号	测试条件	最小值	典型值	最大值	
数据速率	Fin			800		KHz
OUT PWM 输出频率	Fout	OUTR, OUTG, OUTB		666		Hz
外控切换至内控时间	Tos	DIN 无脉冲输入	600			ms
传输延迟时间	Tplz	DIN → DO		155		ns
输入电容	Ci				15	pF

时序特性

参数名称	符号	测试条件	最小值	典型值	最大值	单位
输入 0 码，高电平时间	T0H	VDD=5.0V GND=0V	250	360	410	ns
输入 1 码，高电平时间	T1H		650	720	1000	ns
输出 0 码，高电平时间	T0H'			350		ns
输出 1 码，高电平时间	T1H'			700		ns
0 码或 1 码周期	T0/T1			1.25		μs
Reset 码，低电平时间	Treset		200		20000	μs

(1) 0 码或 1 码周期在 1.25 μs (频率 800KHz) 至 2.5 μs (频率 400KHz) 范围内，芯片均可正常工作，但是 0 码和 1 码高电平时间必须符合上表中相应数值范围；

(2) 不需复位时，字节之间的低电平时间不要超过 50 μs，否则芯片可能复位，复位后又重新接收数据，无法实现数据正确传送。


图 4

功能说明

本芯片为单线通讯，采用归零码的方式发送信号。芯片上电复位后，接收DIN端发来的数据，接收完 24bit后，DO端口开始转发DIN端继续发来的数据，为下颗级联芯片提供输入数据。在转发数据之前，DO端口一直为低电平。如果DIN端输入Reset复位信号，芯片OUT端口将根据接收到的 24bit数据输出相应占空比的PWM波形，且芯片重新等待接收新的数据，在接收完开始的 24bit数据后，通过DO端口转发数据，芯片在没有接收到Reset信号前，OUTR、OUTG、OUTB原输出保持不变。

芯片采用自动整形转发技术，信号不会失真衰减。对于所有级联在一起的芯片，数据传输的周期是一致的。

1、一帧完整数据结构

D1	D2	D3	D4	...	Dn	Reset	D1	D2	D3	D4	...	Dn	Reset
----	----	----	----	-----	----	-------	----	----	----	----	-----	----	-------

D1、D2、D3、D4、……、Dn数据格式相同，D1 表示级联第 1 颗芯片的数据包，Dn表示级联第n颗芯片的数据包，每个数据包包含 24bit数据位。Reset表示复位信号，低电平有效。

2、Dn的数据格式

R7	R6	R5	R4	R3	R2	R1	R0	G7	G6	G5	G4	G3	G2	G1	G0	B7	B6	B5	B4	B3	B2	B1	B0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

每个数据包包含 $8 \times 3\text{bit}$ 数据位，高位先发。

R[7:0]:用于设置OUTR输出的PWM占空比。全 0 码为关断，全 1 码为占空比最大，256 级可调。

G[7:0]:用于设置OUTG输出的PWM占空比。全 0 码为关断，全 1 码为占空比最大，256 级可调。

B[7:0]:用于设置OUTB输出的PWM占空比。全 0 码为关断，全 1 码为占空比最大，256 级可调。

3、数据接收和转发

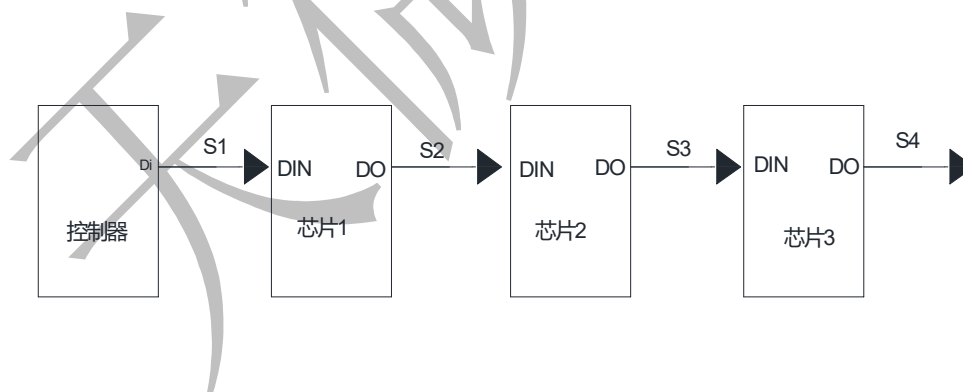


图 5

其中S1 为控制器发送的数据，S2、S3、S4 为级联TM1923 转发的数据。

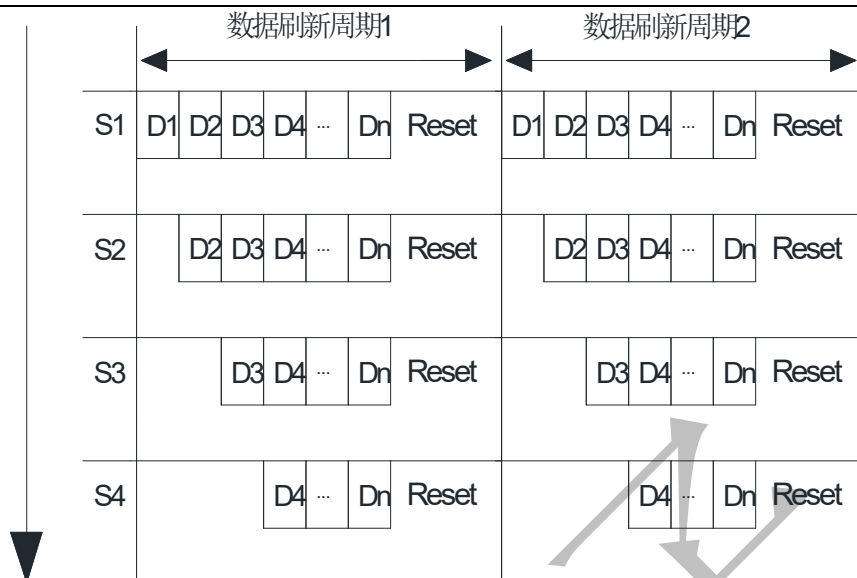


图 6

芯片级联时数据接收和转发过程如下：控制器发送数据包D1，芯片 1 接收第一组 24bit，此时芯片 1 无转发；然后控制器发送数据包D2，芯片 1 接收第二组 24bit，由于芯片 1 已经存有第一组 24bit，因此，芯片 1 通过D0把第二组 24bit转发给芯片 2，芯片 2 接收芯片 1 转发来的数据包D2，此时芯片 2 无转发；然后控制器发送数据包D3，芯片 1 又把接收到的第三组 24bit转发给芯片 2，由于芯片 2 已经存有第二组 24bit，因此，芯片 2 又把第三组 24bit转发给芯片 3，芯片 3 接收到第三组 24bit；依此类推，级联的所有芯片将得到各自的显示数据。此时如果控制器发送一个Reset信号，所有芯片将会复位并把各自接收到的 24bit数据解码后控制OUT端口输出，完成一个数据刷新周期，芯片又回到接收准备状态。Reset低电平有效，保持低电平时间大于 200 μ s，芯片复位，但需注意低电平时间不应大于 20000 μ s，否则芯片有可能切换至内控模式。

应用信息

1、典型应用电路

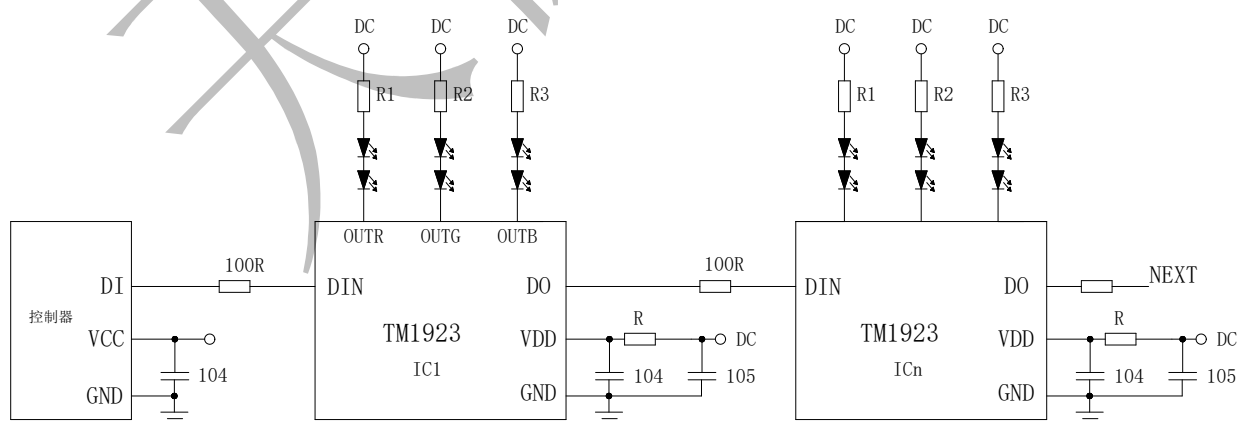


图 7

为防止产品在测试时带电插拔产生的瞬间高压导致芯片信号输入输出引脚损坏，应该在信号输入及输出脚串接 100 Ω 保护电阻。此外，图中各芯片的 104 退耦电容不可缺少，且走线到芯片的 VDD 和 GND 脚应尽量短，以达到最佳的退耦效果，稳定芯片工作。

2、电源配置

TM1923 可以配置为 DC6~24V 电压供电，但根据输入电压不同，应配置不同的电源电阻，电阻计算方法：VDD 端口电流按 10mA 计算，VDD 串接电阻 $R = (DC - 5.5V) \div 10mA$ (DC 为电源电压)。

配置电阻典型值列表如下：

电源电压 (DC)	建议电源接口与 VDD 间串接电阻值
5V	无需接电阻
6V	50Ω
9V	350Ω
12V	650Ω
24V	1.8KΩ

3、内控花样

当芯片电源正常，且检测到 DIN 没有信号输入，或本来信号正常，之后突然丢失 300ms 左右后，芯片进入内控模式，进行如下循环闪烁：

状态序号	OUT 端口状态		
	OUTR	OUTG	OUTB
0	0	0	0
1	1	0	0
2	0	1	0
3	1	1	0
4	0	0	1
5	1	0	1
6	0	1	1

注：‘1’表示通道关断，‘0’表示通道开通。

如下图，上电后芯片 1 检测无信号输入，则进入内控模式，RGB 进行内控花样变化，同时，DO 端口会自动发送数据给后级芯片，实现同步显示功能。

芯片进入内控模式后，发送数据 2048 点。

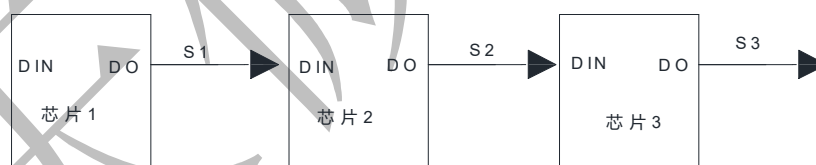


图 8

4、如何计算数据刷新速率

数据刷新时间是根据一个系统中级联了多少像素点来计算的，一组 RGB 通常为一个像素（或一段），一颗 TM1923 芯片可以控制一组 RGB。

按照正常模式计算：

1bit 数据周期为 $1.25 \mu s$ （频率 800KHz），一个像素数据包括 R（8bit）、G（8bit）、B（8bit）共 24bit，传输时间为 $1.25 \mu s \times 24 = 30 \mu s$ 。如果一个系统中共有 1000 个像素点，一次刷新全部显示的时间为 $30 \mu s \times 1000 = 30ms$ （忽略 Reset 信号时间），即一秒钟刷新率为： $1 \div 30ms \approx 33Hz$ 。

以下是级联点数对应最高数据刷新率表格：

像素点数	正常模式	
	最快一次数据刷新时间 (ms)	最高数据刷新率 (Hz)
1~400	12	83
1~800	24	41
1~1000	30	33

5、如何使TM1923 工作在最佳恒流状态

TM1923 为恒流驱动，根据恒流曲线可知，当OUT端口电压达到 0.8V就会进入恒流状态。但并非电压越高越好，电压越高，芯片的功耗就越大，发热也越严重，降低整个系统的可靠性。建议OUT端口开通时电压在 1.2~3V之间较为合适，可以通过串接电阻的方式来降低OUT端口过高的电压。以下是选用电阻阻值的计算方式：

系统驱动电压：DC

单个LED导通压降：Vled

串联LED个数：n

恒流值：Iout

恒流电压：1.5V

电阻：R

$$R = (DC - 1.5V - V_{led} \times n) \div I_{out}$$

例：系统供电：DC24V，单个LED导通压降：2V，串联LED个数：6，恒流值：18mA，根据上述公式计算可得： $R = (24V - 1.5V - 2V \times 6) \div 18 \text{ mA} \approx 583 \Omega$ ，只需在OUT端口串联 583 Ω 左右的电阻即可。实际应用中，当灯条较长，离电源接入点远的位置VCC会下降，如果R/G/B端口电压没有到达恒流拐点电压，会出现输出达不到额定恒流值，此时可以通过提高恒流电压值，如提高到 3V减少受上述影响的灯，或者工程上增加电源接入点，确保供电电压下降幅度较小。

6、如何使用TM1923 扩流

TM1923 每个OUT端口恒定输出 18mA电流，如果用户需要扩大驱动电流，可将RGB三个OUT端口短接后使用，每短接一个OUT端口，最大恒流值将增加 18mA，将三个OUT端口全部短接后最大恒流值可达 54mA。此方法需软件同时配合控制，分别写三组寄存器值，即可实现精确的电流控制和较大的驱动电流。



图 9

恒流曲线

将 TM1923 应用到 LED 产品设计上时，通道间甚至芯片间的电流差异极小，当负载端电压发生变化时，其输出电流的稳定性不受影响，恒流曲线如下图所示：

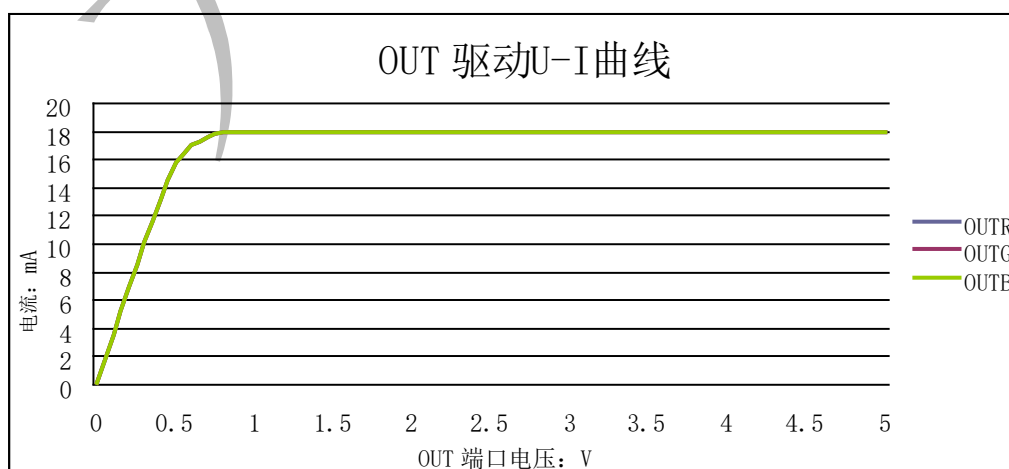
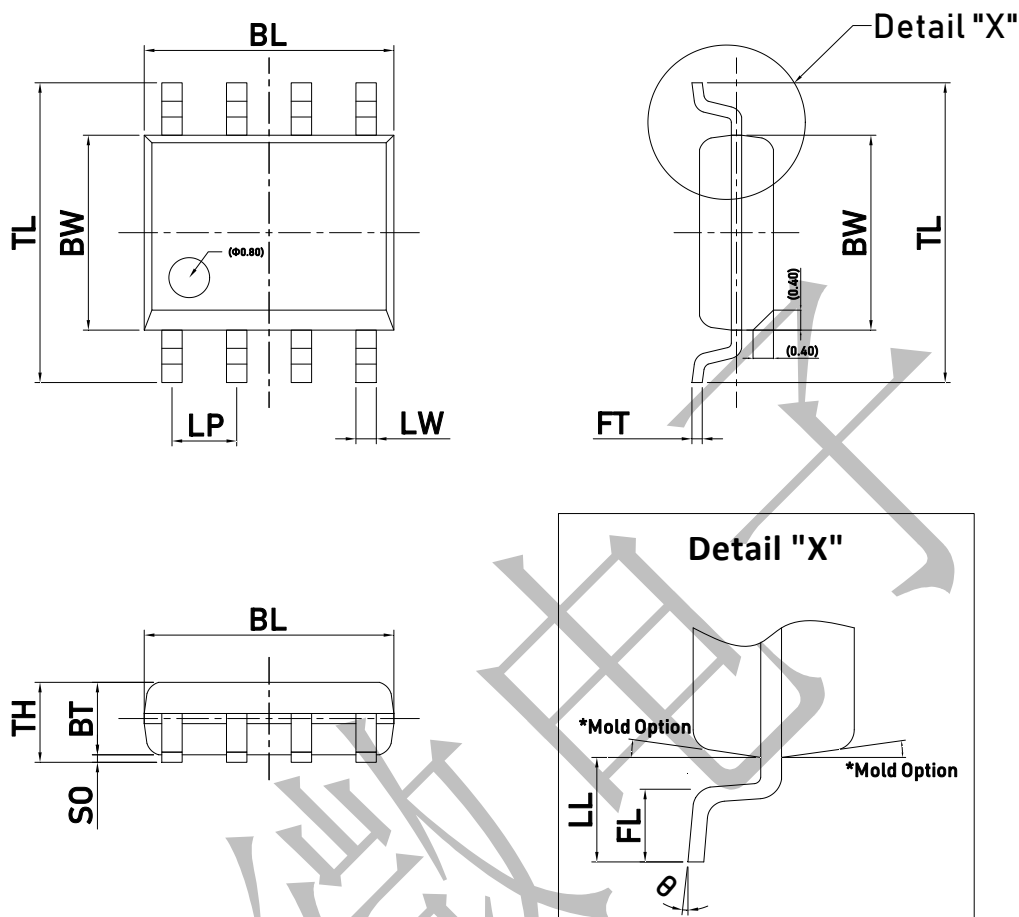


图 10



Dimensions

Item	BL	BW	TL	LW	LP	FT	BT	SO	TH	LL	FL	θ
表示	总长	胶体宽度	跨度	脚宽	脚间距	脚厚	胶体厚度	站高	胶体高度	单边长	脚长	脚角度
Unit	mm	mm	mm	mm	mm	mm	mm	mm	mm	mm	mm	°
Spec	5.10 (4.90) 4.70	4.00 (3.90) 3.80	6.30 (6.00) 5.70	0.400 TYP	1.270 TYP	0.250 (0.200) 0.150	1.50 (1.45) 1.35	0.200 (0.150) 0.020	1.650 Max.	1.20 (1.05) 0.80	0.85 (0.65) 0.40	8 (4) 0

All specs and applications shown above subject to change without prior notice.
(以上电路及规格仅供参考, 如本公司进行修正, 恕不另行通知)